

Research for Deformation Control of Semiconductor Light Emitting Device

반도체 발광 소자의 변형 제어를 위한 연구

Jae-Chul Lee¹

이재철¹

¹ Senior Researcher, Human Convergence Technology R&D Department, Korea Institute of Industrial Technology, jc2@kitech.re.kr

Abstract: The nitride semiconductor light emitting device has a light emitting region covering ultraviolet, blue, and green regions. In addition, such a GaN-based semiconductor light emitting device does not have a lattice matched substrate, and it is difficult to grow a high-quality nitride semiconductor thin film due to a large difference in lattice constant and thermal expansion coefficient. For this reason, a sapphire substrate is generally used to grow a GaN semiconductor thin film. In this study, I devised a method for controlling deformation of a substrate by deposition other materials on the back side of a GaN layer when the GaN based semiconductor layer is grown on the sapphire substrate. The deformation of the substrate caused by the process temperature, thickness and thermal expansion coefficient was calculated using finite element method. Based on these analysis results, the relationship between process temperature and material variables and displacement is derived. The range of the thermal expansion coefficient according to the process temperature and the thickness of the control layer for defining the displacement of the sapphire substrate within an allowable displacement range is estimated using the derived relational equation. The results of the derived relational equation were compared with those obtained by finite element analysis. Compared with the maximum displacement, the error result was 8.72%. Through this, it is possible to define the physical properties and thickness of the displacement control layer using the proposed relational expression without complex analysis and calculation in molding a semiconductor light emitting device using a 6-inch substrate.

Keywords: Semiconductor Light Emitting Device, Coefficient of Thermal Expansion, Deformation Control, Gallium Nitride, Sapphire Substrate

요약: 질화물 반도체 발광소자는 자외선, 청색, 및 녹색 영역을 포괄하는 발광 영역을 가진다. 그리고 이러한 GaN계 반도체 발광소자는 격자 정합이 되는 기판이 존재하지 않고, 격자 상수 및 열팽창 계수의 차이가 커서 양질의 질화물 반도체 박막 성장이 어렵기 때문에, 일반적으로 GaN 반도체 박막을 성장시키기 위해 사파이어 기판을 주로 사용하고 있다. 본 연구에서는 사파이어 기판 위에 GaN계 반도체층을 성장시킬 때 GaN층 이면에 다른 물질을 증착하여 기판의 변형을 제어하는 방법을 고안하였다. 유한요소법을 이용하여 기판 두께와 열팽창계수에 따른 기판의 변형을 계산하였다. 이러한 해석 결과를 바탕으로 공정온도와 재료 변수 및 변위 간의 관계를 도출하였다. 도출된 관계식을 이용하여 사파이어 기판의 변위를 허용 범위 안에 위치시키도록 하기 위한 제어 층의 공정온도와 두께에 따른 열팽창계수의

Received: February 13, 2023; 1st Review Result: March 29, 2023; 2nd Review Result: April 27, 2023
Accepted: May 31, 2023

범위를 정의하였다. 유도된 관계식의 결과를 유한요소해석으로 얻은 결과와 비교하였다. 최대 변위와 비교하여 오차 결과는 8.72%였다. 이를 통해, 6인치 기판을 적용한 반도체 발광 소자의 성형에서 복잡한 해석과 제안된 관계식으로 변위 제어 층의 물성과 두께를 정의할 수 있게 된다.

핵심어: 반도체 발광소자, 열팽창계수, 변형제어, 질화갈륨, 사파이어 기판

1. 서론

질화물 반도체 발광소자는 자외선, 청색, 및 녹색 영역을 포괄하는 발광 영역을 가진다. 특히, GaN계 반도체 발광소자는 그 응용 분야에 있어서 청색/녹색 LED (Light Emitting Diode)의 광소자, MESFET (Metal Semiconductor Field Effect Transistor) 또는 HEMT (High Electron Mobility Transistors) 등의 고속 스위칭이나 고출력 소자인 전자소자에 응용되고 있다[1-3].

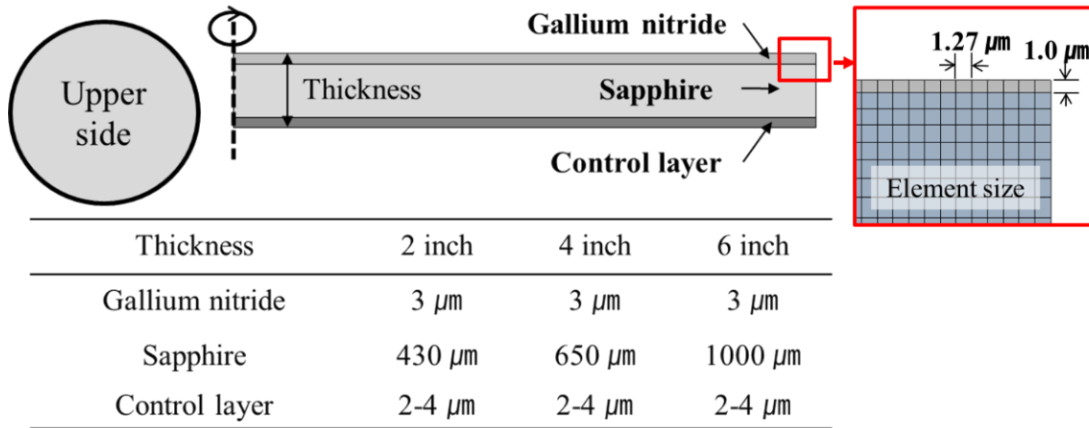
이러한 GaN계 반도체 발광소자는 격자 정합이 되는 기판이 존재하지 않고, 격자 상수 및 열팽창 계수의 차이가 커서 양질의 질화물 반도체 박막 성장이 어렵기 때문에, 일반적으로 GaN 반도체 박막을 성장시키기 위해 사파이어(Al_2O_3) 기판을 주로 사용하고 있으며, 그 외에 탄화규소(SiC) 기판 또는 GaN 단결정 기판 등을 사용한다.

현재 질화물 반도체 공정에서 문제가 되는 사파이어와 GaN의 열팽창 계수 차이 때문에 사파이어와 GaN의 계면에서 응력이 집중되면서 변형을 야기시키는 것이다. 또한, 사파이어 기판은 현재 주로 2~4인치 기판이 사용되고 있으나, 수율 향상을 위해 6인치의 기판이 개발 중에 있으며, 이처럼 기판이 커짐에 따라 열팽창계수 차이에 의한 열응력에 의해 야기된 기판 변형은 더욱 심각해져 반도체 발광소자의 품질이 크게 저하될 수 있다 [4].

이에 본 연구는 이 문제점을 해결하기 위한 것으로서, 사파이어 기판 위에 GaN계 반도체층을 성장시킬 때 이면에 다른 재료를 적층시켜 기판의 변형을 제어하는 방법을 고안하였다. 고안된 방법에서 재료 적층 방법으로는 NPDS (Nano-Particle Deposition System)를 고려하였다[5-7]. 적층되는 재료의 공정온도, 두께 그리고 열팽창계수에 따른 기판의 변형을 유한요소법으로 계산하였고, 계산 결과를 바탕으로 관계식을 유도하였다. 이를 통해, 6인치 기판을 적용한 반도체 발광 소자의 성형에서 복잡한 계산과 해석없이 제안된 관계식으로 변위 제어 층의 물성과 두께를 정의할 수 있게 된다.

2. 연구방법

본 연구에서 정의된 사파이어 기판과 질화갈륨 그리고 제어 층의 기하학적 형상과 물성은 [Fig. 1], [Table 1]과 같다. 여기서 정의된 재료물성은 Ahmad et al.[4] 의 논문을 인용하였고, 열 물성인 열팽창계수(Coefficient of Thermal Expansion, CTE)는 상온에서 500°C까지의 측정된 값을 바탕으로 외삽법을 사용하여 1080°C까지 확장하여 계산한 값이다[8].



[그림 1] 반도체 발광소자의 형상 정보 및 유한요소 크기

[Fig. 1] Shape Information and Finite Element Size of Semiconductor Light Emitting Device

[표 1] 발광소자의 재료 물성

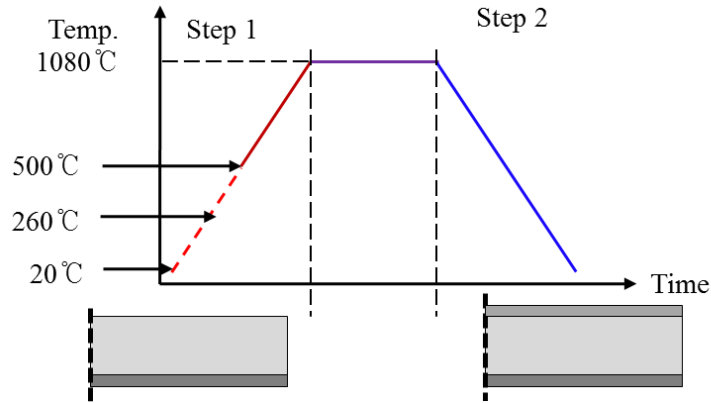
[Table 1] Material Properties of Semiconductor Light Emitting Device

	Elastic modulus (GPa)	Poisson's ratio	CTE (20-1080°C)	
			a (1/°C)	c (1/°C)
Gallium nitride	290	0.20	8.45e-6	6.33e-6
Sapphire	345	0.28	9.87e-6	10.02e-6
Control layer	290	0.20	2.45e-6 ~ 14.45e-6	

본 연구에서 기관의 변형을 제어하는 변수는 제어 층의 공정온도, 두께, 그리고 열팽창계수다. 이 중에서 제일 중요한 것은 기관의 이면에 변형 제어를 위해 적층하는 제어 층의 공정온도다이다. 그 이유는 공정온도와 질화갈륨의 성장 온도의 차이에 의해 변형의 크기가 결정되기 때문이다. 즉 제어 층의 공정온도가 상온이면 제어 층의 두께와 열팽창계수에 의한 변형 변화율은 사파이어와 질화갈륨에 의한 변형률과 큰 차이를 보이지 않는다.

본 연구에서의 변수는 다음과 같이 정의하였다. 공정온도를 20°C, 260°C, 500°C로, 두께는 2μm, 3μm, 4μm로 정의하였으며, 열팽창계수는 [Table 1]과같이 2.45e-6/°C에서 14.45e-6/°C의 범위로 정의하였다.

본 연구에서는 3차원 모델을 축대칭을 이용하여 [Fig. 1]과같이 축 대칭 유한요소 모델을 정의하고, 요소분할을 1μm 수준으로 하여 유한요소해석을 수행하였다. 하중조건인 온도 곡선은 [Fig. 2]와 같다. 여기서, Step 1의 초기 온도는 사파이어 기관 하면에 적층된 제어 층의 공정온도에 따라 정의된다. 그리고 질화갈륨은 1,080°C에서 성장하며, 성장할 때는 기관의 변형을 야기시키지 않는 것으로 가정하였다. 본 해석의 최종 기관의 변위는 Step 1에서의 변위와 Step 2에서의 변위를 더 하여 산출하였다.

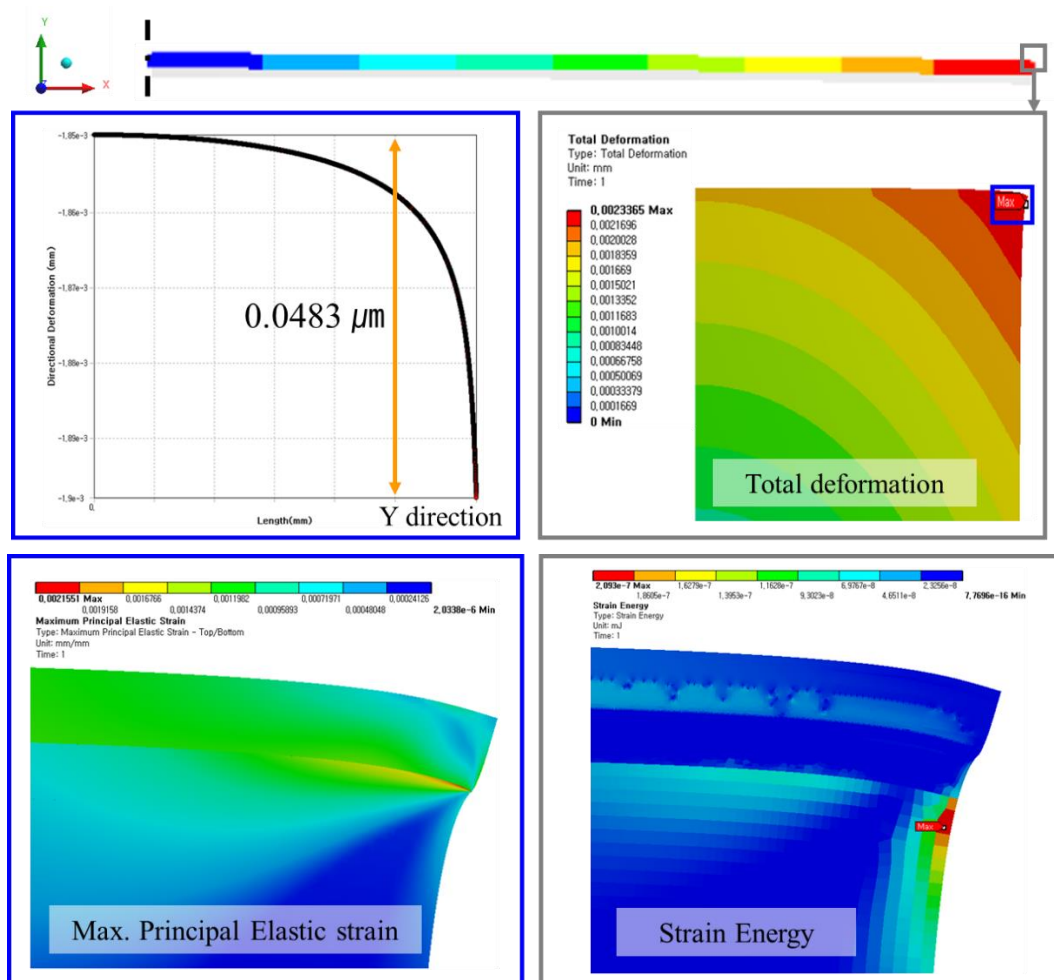


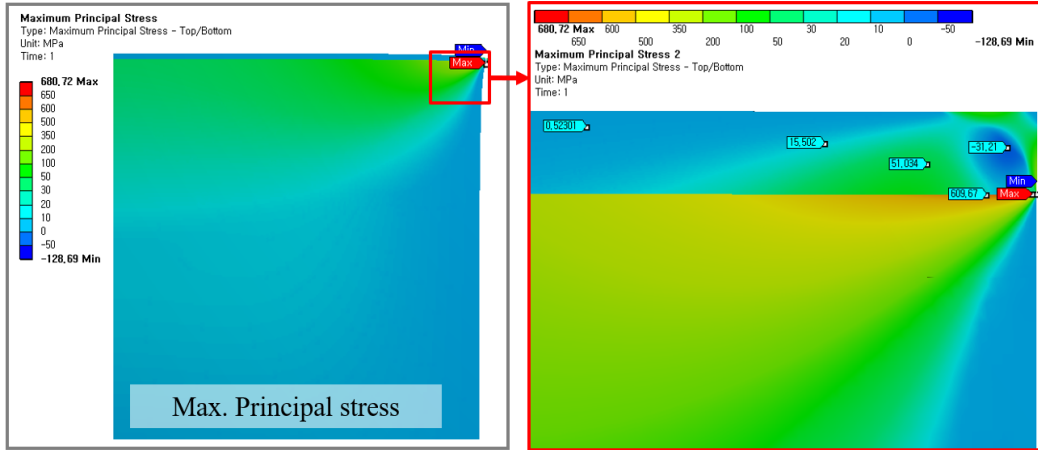
[그림 2] 유한요소해석에 사용된 온도 곡선

[Fig. 2] Temperature Curve used in Finite Element Analysis

3. 연구결과

사파이어 기판의 직경이 6인치이고, 1,080°C에서 20°C로 온도 차이를 보일 때 사파이어 기판과 질화갈륨층 사이의 변위, 변형률, 응력을 유한요소해석으로 산출하였고, 그 결과는 [Fig. 3]과 같다.

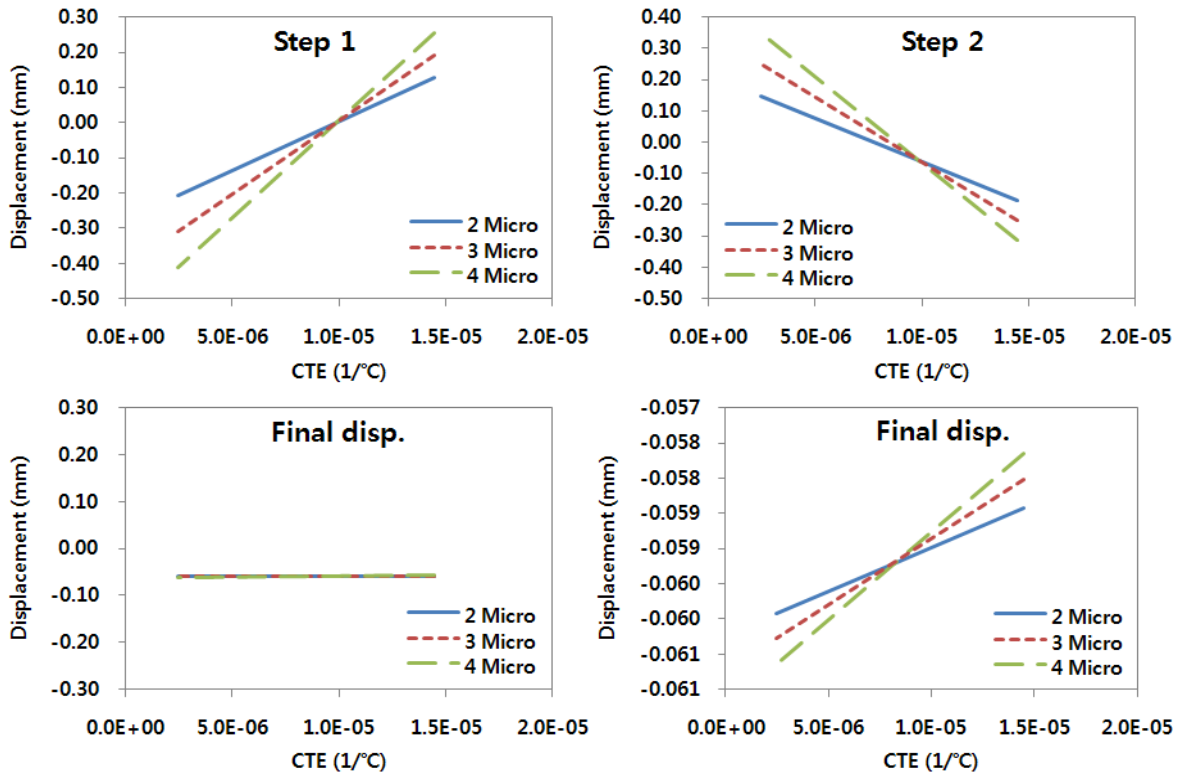




[그림 3] 유한요소해석 결과: 변위, 변형률, 응력

[Fig. 3] Finite Element Analysis Results: Displacement, Strain, Stress

사파이어 기판의 직경이 6인치이고 20°C의 제어 층의 공정온도를 가지는 사파이어 기판의 변위 해석 결과는 [Fig. 4]와 같다. [Fig. 4]의 Step 1 결과에서 열팽창계수가 2.45e-6/°C에서 9.87e-6/°C까지 커짐에 따라 변위가 점점 0에 접근하다가 열팽창계수가 9.87e-6/°C를 넘어 점점 커지면 변위도 점점 커지는 것을 알 수 있다. 특히 제어 층의 두께가 두꺼울수록 이러한 경향이 커지고 있다.

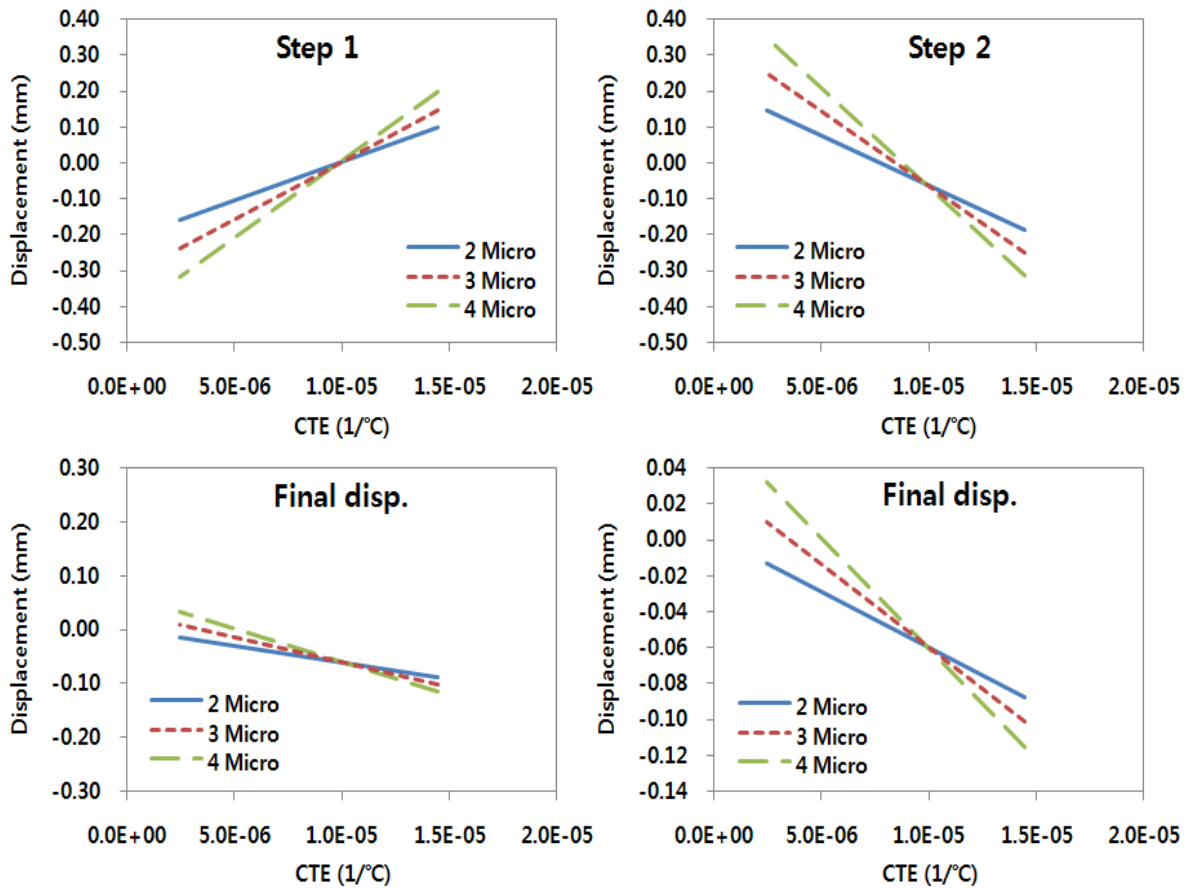


[그림 4] 공정온도 20°C에서 6인치 사파이어 기판의 CTE에 따른 변위

[Fig. 4] Displacement according to CTE of 6 inch Sapphire Substrate with Process Temperature of 20°C

이에 비해 Step 2의 결과에서는 열팽창계수에 따른 변위는 Step 1과 반대 경향의 경향을 보이고 있으나 제어 층의 두께에 대한 경향은 Step 1과 동일하다. 그리고 최종 변위 값은 열팽창계수가 $2.45 \times 10^{-6}/^{\circ}\text{C}$ 에서 $14.45 \times 10^{-6}/^{\circ}\text{C}$ 이고 제어 층의 두께가 $4 \mu\text{m}$ 일 때 $-58 \mu\text{m}$ 에서 $-61 \mu\text{m}$ 의 변위를 가졌다.

[Fig. 5]는 제어 층의 공정온도가 260°C 일 때의 결과로 20°C 일 때의 결과에 비해 변화량이 많음을 알 수 있다. 그리고 최종 변위에서는 열팽창계수가 $2.45 \times 10^{-6}/^{\circ}\text{C}$ 에서 $14.45 \times 10^{-6}/^{\circ}\text{C}$ 이고 제어 층의 두께가 $4 \mu\text{m}$ 일 때 $+32 \mu\text{m}$ 에서 $-115 \mu\text{m}$ 의 변위를 보인다.



[그림 5] 공정온도 260°C 에서 6인치 사파이어 기판의 CTE에 따른 변위

[Fig. 5] Displacement according to CTE of 6 inch Sapphire Substrate with Process Temperature of 260°C

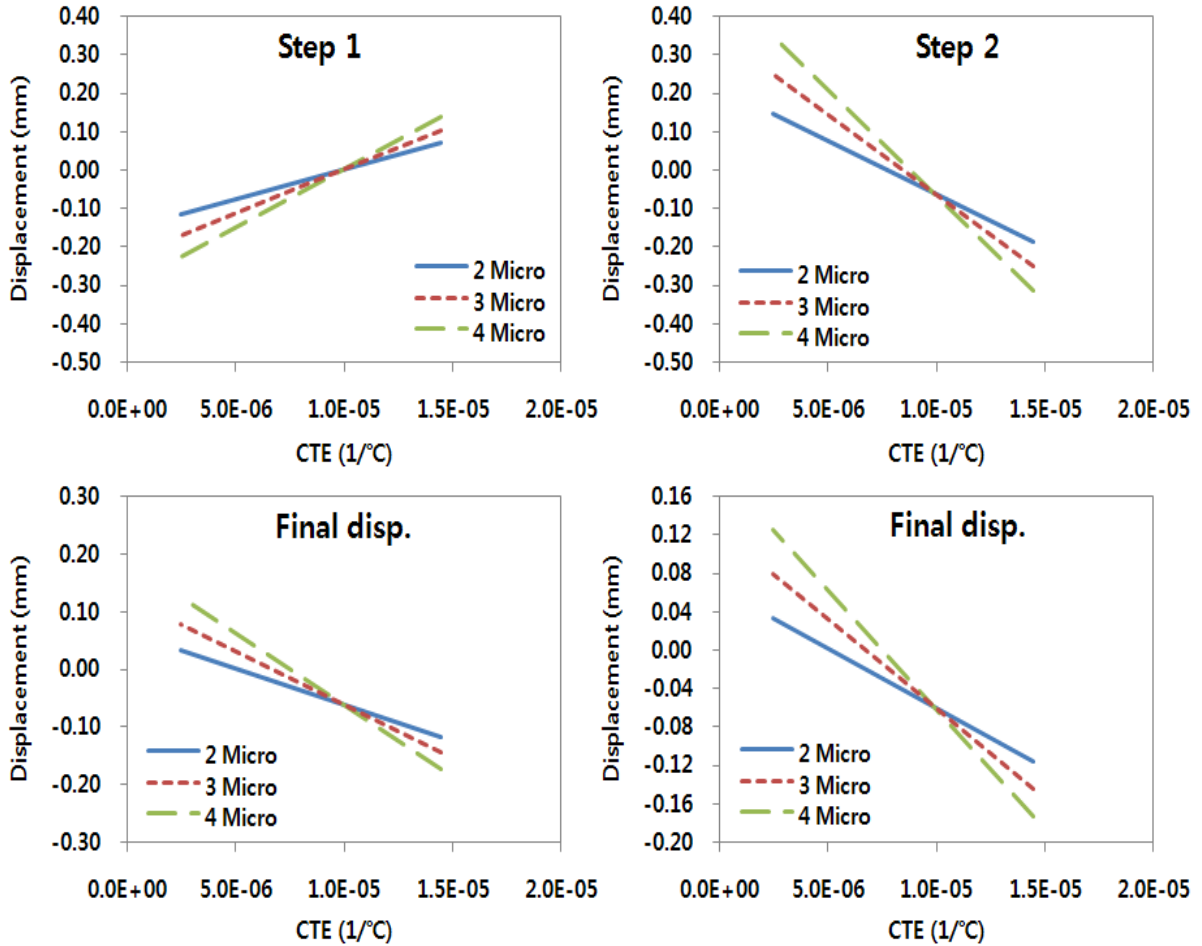
[Fig. 6]은 제어 층의 공정온도가 500°C 일 때의 결과로, 열팽창계수에 따른 변화량이 가장 컸으며, 두께에 대한 변위의 변화도 가장 컸다. 그리고 최종 변위에서는 열팽창계수가 $2.45 \times 10^{-6}/^{\circ}\text{C}$ 에서 $14.45 \times 10^{-6}/^{\circ}\text{C}$ 이고 제어 층의 두께가 $4 \mu\text{m}$ 일 때 $+126 \mu\text{m}$ 에서 $-173 \mu\text{m}$ 의 변위를 보이고 있으며, 최종 변위를 0에 가깝게 변화시키려면 앞의 260°C 의 공정 열팽창계수보다 다소 높은 값을 가져야 한다.

6인치 크기의 기판에 대한 변위를 기준온도(TE1), 공정온도(TE2), 제어 층의 두께(TH), 그리고 열팽창계수(CT)로 예측할 수 있는 관계식을 유도하면 아래와 같은 식을 얻을 수 있다.

우선 Step 1과 Step 2의 변위를 각각 정의하면 식 (1)과 식 (2)와 같이 나타낼 수 있다.

$$\text{Displacement of Step 1} = \{ (1.38e7 * TH + 233.33333) * CT \} + (-136.15 * TH - 0.00238) * \{ 1 - 9.43312e-4 * (TE2 - TE1) \} \quad (1)$$

$$\text{Displacement of Step 2} = \{ (-1.3738e7 * TH - 231.33333) * CT \} + (135.6 * TH - 0.0567) \quad (2)$$



[그림 6] 공정온도 500°C에서 6인치 사파이어 기판의 CTE에 따른 변위

[Fig. 6] Displacement according to CTE of 6 inch Sapphire Substrate with Process Temperature of 500°C

다음으로 최종 변위를 얻기 위해서는 Step 1의 변위와 Step 2의 변위를 더 하여 정리하면 식 (3)과 같이 구할 수 있다.

$$\text{Final displacement} = \{ (-1.30177e4 * TH * CT - 0.220106 * CT + 0.128432 * TH + 2.24508e-6) * (TE2 - TE1) \} + (6.2e4 * TH * CT + 2 * CT - 0.55 * TH - 0.05908) \quad (3)$$

본 연구는 사파이어 기판 위에 질화갈륨계 반도체층을 성장시킬 때 사파이어 기판의 변형을 다음 적층 공정을 위해 허용 범위 안에 있도록 제어하는 것이 목적이다. 따라서 사파이어 기판의 최종 변위가 $\pm 20\mu\text{m}$ 이내에 있도록 하기 위한 제어 층의 공정온도, 두께 그리고 열팽창계수의 범위를 다음과 같이 구하였다.

앞서 정의된 식 (3)을 가지고 원하는 변위의 범위를 열팽창계수에 따라 결정하기 위해서는 기준온도와 공정온도 그리고 두께를 정의해야 한다. 여기서 기준온도와 공정온도가 20°C일 경우에는 열팽창계수에 따라 변위가 변하지 않으므로 공정온도에서 20°C는 제외하였다.

사파이어 기판의 직경이 6 inch이고, GaN층의 두께가 2 μ m, 공정온도가 260°C일 때 최종 변위가 $\pm 20\mu$ m 안에 존재하려면 Final displacement = ± 0.02 , (TE2 - TE1) = (260-20) = 240, TH = 0.002라고 변수를 정의하고 앞의 식 (3)에 대입하여 계산하면 다음과 같이 열팽창계수의 범위를 구할 수 있다.

$$\pm 0.02 = \{(-1.30177e4 * 0.002 * CT - 0.220106 * CT + 0.128432 * 0.002 + 2.24508e-6) * (240)\} + (6.2e4 * 0.002 * CT + 2 * CT - 0.55 * 0.002 - 0.05908) \tag{4}$$

$$-2.91E-06/^{\circ}C \leq CT \leq 3.56E-06/^{\circ}C \tag{5}$$

이와 마찬가지로 두께가 3 μ m일 때 TH=0.003으로 정의하고 계산하면 된다. 이렇게 산출된 열팽창계수의 범위는 [Table 2]와 같다. 여기서 열팽창계수의 음의 값은 이론적 결괏값이다. 산출된 CTE 범위를 통해 적층 두께와 공정온도를 고려하여 제어 층에 적층할 재료를 열팽창계수로 선정할 수 있게 되었다.

[표 2] 공정온도 및 사파이어 기판 두께에 따른 CTE 범위

[Table 2] CTE Range according to Process Temperature and Thickness of Sapphire Substrate

TH (μ m)	TE2	
	260°C	500°C
2 μ m	-2.91E-06# \leq CT \leq 3.56E-06	3.54E-06 \leq CT \leq 6.75E-06
3 μ m	1.33E-06 \leq CT \leq 5.66E-06	5.64E-06 \leq CT \leq 7.78E-06
4 μ m	3.46E-06 \leq CT \leq 6.71E-06	6.70E-06 \leq CT \leq 8.31E-06

[Table 3]은 앞에서 유도한 식 (3)의 결괏값과 유한요소해석을 통해 얻어진 변위 값을 비교한 것으로 두 값의 최대 오차는 8.72%이다. 이를 통해 유도된 식의 정확성을 확인하였다.

[표 3] 유한요소해석과 유도방정식의 결과 비교

[Table 3] Result Comparison between the Finite Element Analysis and the Derived Equation

TH (μ m)	CT (1/^{\circ}C)	FEM (mm)			Equation (3) (mm)		
		TE2			TE2		
		20°C	260°C	500°C	20°C	260°C	500°C
2	1.45E-05	-0.061	-0.091	-0.121	-0.061	-0.090	-0.119
	8.45E-06	-0.062	-0.053	-0.043	-0.058	-0.049	-0.040
	2.45E-06	-0.063	-0.014	0.035	-0.056	-0.009	0.038

3	1.45E-05	-0.060	-0.106	-0.151	-0.062	-0.105	-0.148
	8.45E-06	-0.062	-0.048	-0.034	-0.058	-0.045	-0.031
	2.45E-06	-0.064	0.009	0.083	-0.054	0.015	0.085
4	1.45E-05	-0.060	-0.120	-0.180	-0.062	-0.120	-0.177
	8.45E-06	-0.062	-0.043	-0.025	-0.058	-0.040	-0.022
	2.45E-06	-0.064	0.033	0.131	-0.053	0.040	0.133

4. 결론

본 연구에서는 사파이어 기판 위에 질화갈륨계 반도체층을 성장시킬 때 사파이어 기판의 변형을 제어하기 위해 질화갈륨층 이면에 다른 재료를 적층시켜 기판의 변형을 제어하는 방법을 고안하였고, 이때 적층되는 제어 층의 공정온도, 두께 그리고 열팽창계수에 따른 기판의 변위를 유한요소법으로 계산하였으며, 이 결과를 바탕으로 공정 및 재료 변수와 변위와의 관계식을 유도하였다.

또한, 사파이어 기판의 변위를 허용 범위 안에 위치시키도록 하기 위한 제어 층의 공정온도와 두께에 따른 열팽창계수의 범위를 정의하였다.

결과에서 유도된 관계식의 결괏값은 유한요소해석에 의해 얻어진 결과와 비교하여 최대 11.6 μm 의 오차를 보였으며, 이는 전체 변위량과 비교하면 8.72%로 유도된 관계식을 사용하는 데 문제가 없을 것으로 판단된다.

References

- [1] J. H. Lee, K. J. Yang, A Study on Manufacturing Processes of Street-lighting System using COH LED Package, Journal of the Korean Society for Precision Engineering, (2013), Vol.30, No.3, pp.349-355.
DOI: <https://doi.org/10.7736/KSPE.2013.30.3.349>
- [2] S. N. Chattopadhyay, C. B. Overton, S. Vetter, M. Azadeh, B. H. Olson, N. E. Naga, Optically Controlled Silicon MESFET Fabrication and Characterizations for Optical Modulator/Demodulator, Journal of Semiconductor Technology and Science, (2010), Vol.10, No.3, pp.213-224.
DOI: <https://doi.org/10.5573/JSTS.2010.10.3.213>
- [3] R. S. Pengelly, S. M. Wood, J. W. Milligan, S. T. Sheppard, W. L. Pribble, A review of GaN on SiC high electron-mobility power transistors and MMICs, IEEE Transactions on Microwave Theory and Techniques, (2012), Vol.60, No.6, pp.1764-1783.
DOI: <https://doi.org/10.1109/TMTT.2012.2187535>
- [4] I. Ahmad, M. Holtz, N. N. Faleev, H. Temkin, Dependence of the stress-temperature coefficient on dislocation density in epitaxial GaN grown on a-Al₂O₃ and 6H-SiC substrates, Journal of applied physics, (2004), Vol.95, No.4, pp.1692-1697.
DOI: <https://doi.org/10.1063/1.1637707>
- [5] D. M. Chun, J. O. Choi, C. S. Lee, I. Kanno, H. Kotera, S. H. Ahn, Nano-particle deposition system (NPDS): low energy solvent-free dry spray process for direct patterning of metals and ceramics at room temperature, International Journal of Precision Engineering and Manufacturing, (2012), Vol.13, No.7, pp.1107-1112.
DOI: <https://doi.org/10.1007/s12541-012-0145-9>
- [6] J. O. Choi, C. S. Kim, Nanoscale patterning and welding by solvent-free dry particle spray and focused ion beam, International Journal of Precision Engineering and Manufacturing-Green Technology, (2014), Vol.1, No.3, pp.257-260.

DOI: <https://doi.org/10.1007/s40684-014-0032-1>

- [7] W. S. Chu, C. S. Kim, H. T. Lee, J. O. Choi, J. I. Park, J. H. Song, K. H. Jang, S. H. Ahn, Hybrid manufacturing in micro/nano scale: a review, *International journal of precision engineering and manufacturing-green technology*, (2014), Vol.1, No.1, pp.75-92.

DOI: <https://doi.org/10.1007/s40684-014-0012-5>

- [8] M. Leszczynski, T. Suski, H. Teisseyre, P. Perlin, I. Grzegory, J. Jun, S. Porowski, T. D. Moustakas, Thermal expansion of gallium nitride, *Journal of applied physics*, (1994), Vol.76, No.8, pp.4909-4911.

DOI: <https://doi.org/10.1063/1.357273>